郑州大学物理学院集成电路研究院采购国产IP项目

**采购编号：郑大-竞谈-2021-0019**

**项目实施报告**

成都锐成芯微科技股份有限公司

目录

项目[实施报告 3](#_Toc88476024)

[**一、我司基本情况** 5](#_Toc88476025)

[**1、公司介绍** 5](#_Toc88476026)

[**2、人员结构** 6](#_Toc88476027)

[**3.近期发展情况** 6](#_Toc88476028)

[**二、项目描述及说明**： 8](#_Toc88476029)

[**1.项目需求内容：** 8](#_Toc88476030)

[**三、项目实施情况** 9](#_Toc88476031)

[**1.项目资源使用情况** 9](#_Toc88476032)

[**(1).项目团队组成** 10](#_Toc88476033)

[**(2)项目软件软件使用** 10](#_Toc88476034)

[**(3)项目设备使用** 11](#_Toc88476035)

[**(4)项目其它原料使用** 11](#_Toc88476036)

[**2. 项目实施及交付情况** 11](#_Toc88476037)

[**3.项目关键技术研发情况与结果** 12](#_Toc88476038)

[Test Summary 12](#_Toc88476039)

[Test Summary 15](#_Toc88476040)

[Test Summary 16](#_Toc88476041)

[Test Summary 17](#_Toc88476042)

[Test Summary 20](#_Toc88476043)

[**4. 关键指标达成情况** 1](#_Toc88476044)

 郑州大学物理学院集成电路研究院采购国产IP项目

项目实施报告

|  |  |
| --- | --- |
| **甲方项目名称** | 郑州大学物理学院集成电路研究院采购国产IP项目 |
| **项目需求** | 提供基于Nexchip .11um eflash LP制程的模拟IP，包括OSC、POR、BGP、LDO、IO等IP |
| **IP类别** | **IP名称** | **技术要求** | **交付时间** |
| OSC | XRN011EFDCLKOSC\_LPMFA | 可输出8M/16M/32M/64M Hz等常用频率 | 1、合同签订后5个工作日：提供初版datasheet、仿真model、VIP、Lib、lef等文件。2、合同签订后25个工作日：GDSII ready for merge，model、lib、lef等文件更新，提供partial gds文件。 |
| POR  | XRN011EFDPWRPOR\_TYLVA | 监测1.5V电压域；功耗＜10uA |
| BGP  | XRN011EFDPWRREF\_LP08A | 输出电压0.8V；功耗＜1uA；温度系数＜100ppm |
| LDO  | XRN011EFDPWRREG\_NCHQHV15A | 输出电压1.5V(可调档位)；最大负载能力300mA；最低功耗＜20uA |
| IO  | XRN011EFDMCUPAD\_HVA | 全套IO solution；size ＜75um\* 140um；32K crystal driver功耗＜200nA；24M crystal driver 功耗＜150uA；HBM＞4kV |
| **验收结果** | 达标，详见“3.项目关键技术研发情况与结果” |
| **完成日期** | **2021.10.24日** |
| **委托人** | 郑州大学 |
| **委托单位** | 郑州大学 |
| **委托单位地址** | 河南省郑州市高新区科学大道100号 |
| **交付单位** | 成都锐成芯微科技股份有限公司 |
| **地址** | 中国(四川)自由贸易试验区成都高新区天府五街200号3A9楼 |
| **编制：王德伟 职务：FAE****签名： 日期：** | 2021年10月24日 |
| **审核：姜军 职务：项目管理****签名： 日期：** |
| **批准：叶飞 职务：项目负责人****签名： 日期：** |

**一、我司基本情况**

**1、公司介绍**

成都锐成芯微科技股份有限公司成立于2011年12月08日（注册资本4000万），是一家专注于半导体设计(IP)和应用解决方案研发的公司。2016年同美国 Chip Memory Technology 公司达成战略合作伙伴关系，目前已是国内领先模拟电路和非易失性存储器的完整方案供应商。

2013年公司荣获工信部认定的“集成电路设计企业”资质认证，成为中芯国际在55nm/65nm IP开发的战略合作伙伴，并形成新技术成果40余项。公司荣获成都高新工委及管委会颁发的“2013年度成都高新区优秀创业企业”称号。2014年，公司成功开发了一系列的特色IP解决方案，其中“应用于可穿戴设备的Ultra Low Power Audio CODEC” 获得第二届中国电子信息博览会“2014 CITE 创新产品与应用奖”和成都市电子信息行业协会颁发的“优秀科技成果奖”。公司还荣获四川省经济和信息化委员会颁发的“四川省信息安全产业重点培育企业”称号和成都市电子信息行业协会颁发的“二〇一四年度成都电子信息最具潜力企业”称号。2017年获得高新区“离岸创新创业基地”授牌、“成都市知识产权试点示范和优势培育企业”称号。2018年，成为“中国集成电路”理事单位、获得“成都市企业技术中心”认定、“高新技术企业”认定，获得“成都市一带一路跨国成长企业”荣誉；2019年，获得“成都市新经济百家重点培育企业”荣誉。

截至目前，公司已成功开发出了多个产品线的模拟模组：包括MCU应用模拟模组、物联网模拟模组、信息安全应用模拟模组、电机控制应用模拟模组、智能卡应用模拟模组等，能够广泛应用于物联网、信息安全、北斗导航、高速数据传输、汽车电子以及生物识别、工业控制、仪器仪。通过完备的 IC设计资源，完善的制造流程，以及与主流晶圆厂密切实时的合作，帮助客户优质高效的完成从前端的逻辑网表设计到终端的芯片封装测试，能够满足客户降低成本，提高性能和缩短开发周期的急切需求。

**2、人员结构**

成都锐成芯微科技股份有限公司拥有一支高素质的管理团队，拥有国内先进的技术开发能力和优秀的技术研发团队。公司在超低功耗物联网模拟集成电路设计方面有着多年的成功开发经验，拥有成熟的技术团队，目前技术研发人员超过一百人。团队分工明细，实施多团队协作的工作模式，囊括了模拟电路团队、数字电路团队、版图团队、测试团队、MCU开发团队以及NVM开发团队等，各团队间能够有效沟通信息、明确责任、协调进度。

**3.近期发展情况**

成都锐成芯微科技股份有限公司的IP设计及服务覆盖了从14nm到1um的CMOS、BiCMOS和Bipolar工艺制程。特别在22nm、40nm、55nm、110nm、130nm、180nm等CMOS和Embedded-flash工艺制程上，成功开发出了多个产品线的模拟模组：包括超低功耗MCU应用模拟模组、超低功耗物联网模拟模组、低成本信息安全应用模拟模组、电机控制应用模拟模组、智能卡应用模拟模组等。广泛应用于IOT、信息安全、北斗导航、高速数据传输、汽车电子以及生物识别、工业控制、仪器仪表等多个领域。

2014年至2015年，公司获得了中芯国际及大唐电信的融资，成功开发了一系列的特色IP解决方案，包括超低功耗系列电源、免晶体USB解决方案、免电容LDO（一种低压差线性稳压器）解决方案、小面积低功耗USB2.0整体解决方案、小面积低功耗USB3.0解决方案、超低功耗高性能音频CODEC（编译码器）、可穿戴设备北斗/GPS射频模块解决方案、指纹传感器和指纹UKEY方案、高速串行/解串器IP解决方案、MTP/OTP/FLASH非易失性存储器解决方案等，并成为SMIC 55nm IoT模组（55纳米工艺物联网模组）项目的技术合作方。

为了进一步开展IoT与信息安全模组方面的技术研发工作，2016年4月，公司成功并购加州硅谷的全球领先的Flash/MTP/OTP IP供应商Chip Memory Technology([CMT])，而CMT在NVM储存器（一种非易失性存储器）上拥有多项专利，并开发了与CMOS工艺完全兼容的40nm/55nm/90nm/0.11um/0.18um上的OTP/MTP/Flash解决方案。这一战略实施，有利于打破储存技术长期被国外企业垄断的局面，能够顺利填补国内行业相关存储技术领域的空白，成为国内唯一拥有该项技术的公司。

根据企业发展规划和目前的战略合作情况，公司产品的目标市场几乎覆盖所有要求产品所需模数转换器达到低耗能、高性能品质的电子信息领域，如多媒体、通讯、自动化、仪器仪表等。

我司的目标市场除国内市场外，还包括东亚地区的日本、韩国，北美地区，印度，欧洲地区等国际市场。如株式会社电装（DENSO）、阿尔卑斯电气株式会社（ALPS）、美国昆泰（Chrontel）、笙科电子（AMICCOM）等国际知名企业对我司的产品都有采购或技术服务意向。目前我司项目正在通过中试进入产业化阶段，将有效满足市场需求。

2017年，公司和中兴微电子（ZTE）合作建设NB-IoT项目，中兴微电子采用本公司的全套超低功耗IoT模拟IP核，共同携手推出NB-IoT芯片RoseFinch7100（中文名为“朱雀”），抢占物联网市场先机。在合作中，本公司的超低功耗IoT模拟IP模组得到了中兴微电子的高度认可：“RoseFinch7100采用锐成芯微的极低功耗IoT解决方案，其业界领先的极低功耗优化让电池的续航能力更出众”。锐成芯微通过成功完成RoseFinch7100项目，积累了NB-IoT模组开发实战经验，未来将为全球更多的客户提供极低功耗、高可靠性、全套客制化服务。

同时，公司非常注重研发、与知识产权保护。自公司成立以来，自主研发共申请了150余项专利技术，海外专利17件，其中包括89项发明专利。目前已有66项专利正式获得授权，另有3项PCT及90多项专利处于申报阶段。2019年通过国家知识产权管理体系认证贯标。

综上所述，我司近期总体发展情况良好，具有可持续增长发展的趋势。

**二、项目描述及说明**：

**1.项目需求内容：**

提供基于Nexchip .11um eflash LP制程的模拟IP，包括OSC、POR、BGP、LDO、IO等IP。

**2.项目服务要求：**

(1)、使用Nexchip .11um eflash LP制程，支持1P5M

(2)、OSC: 可输出8M/16M/32M/64M Hz等常用频率

(3)、POR: 监测1.5V电压域；功耗＜10uA

(4)、BGP: 输出电压0.8V；功耗＜1uA；温度系数＜100ppm

(5)、LDO: 输出电压1.5V(可调档位)；最大负载能力300mA；最低功耗＜20uA

(6)、IO: 全套IO solution；size ＜75um\* 140um；32K crystal driver功耗＜200nA；24M crystal driver 功耗＜150uA；HBM＞4kV。

**3.项目时间节点要求：**

(1)、合同签订后5个工作日：提供初版datasheet、仿真model、VIP、Lib、lef等文件。

(2)、合同签订后25个工作日：GDSII ready for merge，model、lib、lef等文件更新，提供partial gds文件。

**4. 项目验收标准**

 提交IP LVS、DRC报告及IP测试报告，采购人出具技术项目验收证明。

**三、项目实施情况**

**1.项目资源使用情况**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 序号 | 项目 | 数量 | 总价 | 备注 |
| 1 | 人力成本费用 | 1 | 489,000.00 | / |
| 2 | 软件摊销费用 | 1 | 59,300.00 | / |
| 3 | 设备折旧费用 | 1 | 27,700.00 | / |
| 合计 | 576,000.00 |

**(1).项目团队组成**

本项目时间要求很紧，我司提供了充足的人力配置，相关人员在Analog IP方向具有丰富研发经验，技术负责人拥有相关产品20年以上研发经验。本项目团队构成如下：

|  |  |  |
| --- | --- | --- |
| 角色 | 人数 | 职责 |
| 项目组长 | 1 | 负责整体方案确定、工作划分、关键技术突破组织等 |
| 项目管理 | 1 | 协助项目组长完成项目组日常工作组织和内部沟通 |
| 模拟工程师 | 8 | 负责IP中各模拟子模块的电路设计工作 |
| 版图工程师 | 8 | 负责IP中各模拟子模块的版图设计工作 |
| 测试工程师 | 4 | 负责各IP的功能、性能测试工作 |
| 客户支持工程师 | 1 | 负责与客户沟通需求信息、对外交付，技术沟通接口人 |

**(2)项目软件软件使用**

项目设计过程中使用到相应软件，包括但不限于以下所列：

|  |  |
| --- | --- |
| 序号 | 名称 |
| 1 | Mentor Graphics Products |
| 2 | EDA TOOL |
| 3 | EDA software |
| 4 | 华大九天EDA工具软件V8 |

**(3)项目设备使用**

|  |  |
| --- | --- |
| **序号** | **设备名称** |
| 1 | 服务器 |
| 2 | 函数信号发生器 |
| 3 | 示波器 |
| 4 | 不间断供电电源 |
| 5 | 笔记本电脑 |
| 6 | 电源、万用表 |
| 7 | 台式机、电脑显示器 |

**(4)项目其它原料使用**

包括PCB、基础电子元件、委外加工生产及测试等。

**2. 项目实施及交付情况**

|  |  |
| --- | --- |
| **时间** | **项目阶段实施内容及成果** |
| T0 | 完成准备工作，启动研发 |
| T0+5个工作日 | 完成OSC、POR、BGP、LDO、IO等IP的电路设计，交付datasheet、model、lib等DK文件。 |
| T0+25个工作日 | 完成OSC、POR、BGP、LDO、IO等IP的版图设计，交付partial gds、DRC、LVS等验证报告，gds ready for merge。 |
| T0+1年 | 质保服务 |

**3.项目关键技术研发情况与结果**

我司在该工艺上有完整的IP平台布局，包括电源、时钟、接口、数据转换等类型，可以为芯片设计厂商提供完整的IP解决方案，加快产品设计和量产的进度。MCU产品应用广泛，需求多样，针对本项目需求，我司定制开发了OSC、POR、BGP、LDO、IO等类型IP。根据应用需求，各个IP在研发过程中采用了低功耗设计技术，以帮助MCU产品实现极低功耗。

(1)OSCIP Name: XRN011EFDCLKOSC\_LPMFA

时钟管理系统是芯片实现功能的关键，其功耗控制与管理也是 IP 平台功耗关键。针对实际应用中客户可能有多个频点时钟的需求，我司特别采用一种可灵活配置输出频率的设计方案，可在8M~64M Hz频率之间选择所需的频点，IP内部自动适应相应参数要求。

IP的测试情况如下：

# Test Summary

**8MHz:**EN\_LV=0🡪1, IOP\_SEL[1:0]=2’b00,FREQ\_SEL[4:0]=5’b00000, FREQ\_CTUNE[5:0]=**6’b100110**, FREQ\_FTUNE[5:0]=6’b100000, TEMPRATE[3:0]=**4’b1010**, other set default.

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **OSC Parameters** | **Conditions** | **SPEC Range** | **Measure Range** | **Unit** | **Result** |
| **MIN** | **TYP** | **MAX** | **MIN** | **TYP[1]** | **MAX** |  |  |
| Frequency | **before trimming**(NVNT) | 6 | 8 | 10 | 8.02 | - | 8.77 | MHz | PASS |
| After trimming(-40℃~125℃, LV~HV) | 7.6 | 8.00 | 8.4 | 7.70 | 8 | 8.037 | MHz | PASS |
| Temperature coefficient | after trimming(-40℃~125℃, LV~HV) | -5 |  | 5 | -3.74 | - | 0.46 | % | PASS |
| Work Current of VCCA\_OSC | after trimming(-40℃~125℃, LV~HV) | - | 18.00 | 22.00 | - | 13.28 | 16.86 | uA | PASS |
| Work Current of VDDL\_OSC | after trimming(-40℃~125℃, LV~HV) | - | 13.00 | 19.00 | - | 7.7 | 13.73 | uA | PASS |
| Tsu | after trimming(-40℃~125℃, LV~HV) | - | 6.88 | 13.14 | - | 6.07 | 8.23 | us | PASS |
| Tostab | after trimming(-40℃~125℃, LV~HV) | - | 12.13 | 18.04 | - | 9.88 | 12.87 | us | PASS |
| Duty-cycle | after trimming(-40℃~125℃, LV~HV) | 45 | 50 | 55 | 46.9 | 51.5 | 53.4 | % | PASS |

**32MHz:**EN\_LV=0🡪1,IOP\_SEL[1:0]=2’b00,FREQ\_SEL[4:0]=5’b00111, FREQ\_CTUNE[5:0]=**6’b100110**, FREQ\_FTUNE[5:0]=6’b100000, TEMPRATE[3:0]=**4’b1100,** other set default.

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **OSC Parameters** | **Conditions** | **SPEC Range** | **Measure Range** | **Unit** | **Result** |
| **MIN** | **TYP** | **MAX** | **MIN** | **TYP** | **MAX** |  |  |
| Frequency | **before trimming**(NVNT) | 24 | 32 | 40 | 32.43 | - | 34.53 | MHz | PASS |
| After trimming(-40℃~125℃, LV~HV) | 30.4 | 32 | 33.6 | 30.74 | 31.96 | 32.17 | MHz | PASS |
| Temperature coefficient | after trimming(-40℃~125℃, LV~HV) | -5 |  | 5 | -3.95 | - | 0.53 | % | PASS |
| Work Current of VCCA\_OSC | after trimming(-40℃~125℃, LV~HV) | - | 48.00 | 55.00 | - | 43.6 | 50.05 | uA | PASS |
| Work Current of VDDL\_OSC | after trimming(-40℃~125℃, LV~HV) | - | 32.00 | 38.00 | - | 27.3 | 32.84 | uA | PASS |
| Tsu | after trimming(-40℃~125℃, LV~HV) | - | 2.75 | 5.67 | - | 2.01 | 2.79 | us | PASS |
| Tostab | after trimming(-40℃~125℃, LV~HV) | - | 4.26 | 7.47 | - | 5 | 6.04 | us | PASS |
| Duty-cycle | after trimming(-40℃~125℃, LV~HV) | 45 | 50 | 55 | 45.4 | 53.5 | 54.9 | % | PASS |

**48MHz:**EN\_LV=0🡪1,IOP\_SEL[1:0]=2’b00,FREQ\_SEL[4:0]=5’b01111, FREQ\_CTUNE[5:0]=**6’b100110**, FREQ\_FTUNE[5:0]=6’b100000, TEMPRATE[3:0]=**4’b1010,** other set default.

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **OSC Parameters** | **Conditions** | **SPEC Range** | **Measure Range** | **Unit** | **Result** |
| **MIN** | **TYP** | **MAX** | **MIN** | **TYP** | **MAX** |  |  |
| Frequency | **before trimming**(NVNT) | 36 | 48 | 60 | 48.95 |  | 50.92 | MHz | PASS |
| After trimming(-20℃~85℃, LV~HV) | 45.6 | 48 | 50.4 | 46.85 | 48.01 | 48.41 | MHz | PASS |
| Temperature coefficient | After trimming(-20℃~85℃, LV~HV) |  |  |  | -2.40 |  | 0.74 | % | PASS |
| Work Current of VCCA\_OSC | After trimming(-20℃~85℃, LV~HV) | - | 70.00 | 85.00 | 60.11 | 67.69 | 73.12 | uA | PASS |
| Work Current of VDDL\_OSC | After trimming(-20℃~85℃, LV~HV) | - | 45.00 | 60.00 | 37.47 | 41.67 | 47.60 | uA | PASS |
| Tsu | After trimming(-20℃~85℃, LV~HV) | - | 3.79 | 6.29 | 1.44 | 1.72 | 2.42 | us | PASS |
| Tostab | After trimming(-20℃~85℃, LV~HV) | - | 2.38 | 5.01 | 2.28 | 2.60 | 4.39 | us | PASS |
| Duty-cycle | After trimming(-20℃~85℃, LV~HV) | 45 | 50 | 55 | 46.1 | 46.5 | 53.12 | % | PASS |

**64MHz:**EN\_LV=0🡪1,IOP\_SEL[1:0]=2’b00,FREQ\_SEL[4:0]=5’b11111, FREQ\_CTUNE[5:0]=**6’b100110**, FREQ\_FTUNE[5:0]=6’b100000, TEMPRATE[3:0]=**4’b1100,** other set default.

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **OSC Parameters** | **Conditions** | **SPEC Range** | **Measure Range** | **Unit** | **Result** |
| **MIN** | **TYP** | **MAX** | **MIN** | **TYP** | **MAX** |  |  |
| Frequency | **before trimming**(NVNT) | 48 | 64 | 80 | 65.36 | - | 68.7 | MHz | PASS |
| After trimming(-40℃~125℃, LV~HV) | 60.8 | 64.00 | 67.2 | 60.84 | 64.11 | 64.95 | MHz | PASS |
| Temperature coefficient | after trimming(-40℃~125℃, LV~HV) | -5 | - | 5 | -4.93 | - | 1.48 | % | PASS |
| Work Current of VCCA\_OSC | after trimming(-40℃~125℃, LV~HV) | - | 100.0 | 110.0 | - | 94.4 | 101.35 | uA | PASS |
| Work Current of VDDL\_OSC | after trimming(-40℃~125℃, LV~HV) | - | 60.0 | 70.0 | - | 56.7 | 64.8 | uA | PASS |
| Tsu | after trimming(-40℃~125℃, LV~HV) | - | 2.16 | 4.65 | - | 1.53 | 2.2 | us | PASS |
| Tostab | after trimming(-40℃~125℃, LV~HV) | - | 3.23 | 6.02 | - | 3.76 | 4.63 | us | PASS |
| Duty-cycle | after trimming(-40℃~125℃, LV~HV) | 45 | 50 | 55 | 42.2 | 53.7 | 58.1 | % | FAIL |

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Leakage Current of VCCA\_OSC | (-40℃~125℃, LV~HV) | - | 2 | 50 | - | ＜10 | 30  | nA | PASS |
| Leakage Current of VDDL\_OSC | (-40℃~125℃, LV~HV) | - | 30 | 3000 |  | 20 | 1310 | nA | PASS |

Note:

**[1].The typical result is the test result of TT11sample@NVNT.**

测试人签字：

负责人签字：

(2)POR IP name: XRN011EFDPWRPOR\_TYLVA

POR IP用于芯片内部监测特定的电压，当所监测电源上电达到一定电压值时输出高电平，以使系统启动其它模块。

此颗IP测试情况如下：

# Test Summary

VCC\_TYL=2.0V~5.0V,VDD\_TYL=1.35V~1.65V;TA=-40°C~125°C; All process corners.

|  |  |  |  |
| --- | --- | --- | --- |
| **Symbol** | **Condition** | **SPEC** | **Measure@（-40℃~125℃）** |
| **Min** | **Typ** | **Max** | **Min** | **Typ** | **Max** | **Unit** | **Result** |
| VPOR\_ON |  | 1.05 | 1.15 | 1.35 | 1.05 | 1.15 | 1.35 | V | Pass |
| VPOR\_OFF |  |  | 1.1 |  | 1 | 1.1 | 1.29 | V | Pass |
| Iq\_POR |  |  | 5 | 10 | 5.14 | 7 | 8.13 | uA | Pass |
| Tdly\_ON | REG\_POR\_LV[1:0] =2’b11 | - | 4 | - | 3.38 | 3.38 | 4.02 | mS | Pass |
| REG\_POR\_LV[1:0] =2’b10 | 0.98 | 2 | 2.5 | 1.66 | 1.72 | 2.06 | mS | Pass |
| REG\_POR\_LV[1:0] =2’b01 |  | 1 |  | 0.78 | 0.88 | 1.06 | mS | Pass |
| REG\_POR\_LV[1:0] =2’b00 |  | 0.5 |  | 0.3 | 0.46 | 0.58 | mS | Pass |

测试人签字：

负责人签字：

 (3)BGP IP name: XRN011EFDPWRREF\_LP08A

高性能Bandgap在芯片不同工作状态中只有正常工作模式才开启，其余工作模式均关闭，故高性能Bandgap的设计主要考虑这样提高其性能而可以适当增加功耗。由于输入电源电压的范围较宽（2V~5.5V），电路设计时考虑高PSRR（电源抑制比）是一个必须满足的要求，另外计划此Bandgap会输出基准电压为PMU外部其他IP（如ADC）提供参考电压，故需要满足低噪声和高精度的需求。

根据以上的需求，高性能Bandgap的电路设计采用双层设计，产生基准电压的电路不直接由输入电源供电，而是产生一个比输入电源电压低的稳定电源产生输出基准电压，故此基准电压不随输入电源变化而改变.

此颗IP测试情况如下：

# Test Summary

VCC\_BGP=2.0V~5.5V,VDD=1.35V~1.65V,TA=-40℃，25℃，125℃ @all process corners

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Symbol** | **Condition** | **SPEC Range** | **Measure Range** | **Unit** | **Result** |
| **Min** | **Typ** | **Max** | **Min** | **Typ** | **Max** |  |  |
| VREF08L | VCC\_BGP=2V~5.5VREG\_LPBGP\_LV[3:0]=1000 | 0.76 | 0.8 | 0.88 | 0.800 | 0.811 | 0.817 | V | Pass |
| VCC\_BGP=3.6V~5.5V VRANG\_SEL\_HV=”1”REG\_LPBGP\_LV[3:0]=1000 | 0.76 | 0.8 | 0.88 | 0.793 | 0.810 | 0.814 | V | Pass |
| VCC\_BGP=2V~3.8V VRANG\_SEL\_HV=”0”REG\_LPBGP\_LV[3:0]=1000 | 0.76 | 0.8 | 0.82 | 0.793 | 0.811 | 0.817 | V | Pass[3] |
| Iq | VCC\_BGP=2V~5.5VREF\_LPBGP\_LV[4]=”1” | - | 480 | - | 17 | 561 | 1007 | nA | Pass[1] |
| VCC\_BGP=2V~5.5VREF\_LPBGP\_LV[4]=”0” |  | 300 | - | 17 | 362 | 743 | nA | Pass[1] |
| Ipd | VCC\_BGP=2V~5.5V LPBGP\_EN\_HV=”0” | - | 8 | 300 | <10 | <10 | 72 | nA | Pass |
| Tok | VCC\_BGP=2V~5.5V | - | 60 |  | 34 | 52 | 26561 | uS | Fail[2] |

Notice:

1, 测试时，LPBGP给LPLDO提供两路偏置电流（40nA\*2），LPLDO有一路160nA的偏置电流被引出测试，有一路160nA的电流提供给OSC；使得测试电流偏大（无法单独测试LPBGP的功耗）,上述表格中数据减去了这两部分电流(40nA\*2+160nA+160nA=400nA)的结果。

2, SS5和SS6在LVLT条件下，启动时间均超过20mS

3, SS4和SS5在LVLT条件下，输出电压偏低，低于0.55V

测试人签字：

负责人签字：

 (4)LDO IP name:XRN011EFDPWRREG\_NCHQHV15A

高性能LDO在芯片内部根据应用需求可能要在不同的供电区域进行复用，且在芯片的不同工作模式都有可能开启关闭，故此LDO的设计也必须考虑到低功耗的问题，综合功耗和性能的折中考虑，计划LDO的设计目标为静态工作电流（空载）<20uA，输出电压在全温全压范围内偏差<5%，最大带载能力300mA。

电路设计采用常规的运放结构，主要通过对器件尺寸的调整实现设计目标参数。

此颗IP测试情况如下：

# Test Summary

VCC\_NCLDO=2.0v~5.5v,VDD=1.35v~1.65v,TA=-40℃，25℃，125℃；@all process corners

|  |  |  |  |
| --- | --- | --- | --- |
| **Symbol** | **Conditions** | **SPEC** | **Measured@(-40℃~125℃)** |
| **MIN** | **TYP** | **MAX** | **MIN** | **TYP** | **MAX** | **Unit** | **Result** |
| V15\_LDO | VCC\_LDO=2.0V~5.5V | 1.100 | 1.5 | 1.900 | 1.09 | 1.505 | 1.799 | V | Pass |
| IMAX\_LDO | VCC\_LDO =2.5V~5.5V | 300 | 450 | 500 | 305 | 460 | 560 | mA | Pass |
| IMAX\_LDO | VCC\_LDO =2.0V~2.5V | 70 | 100 | 120 | 69 | 103 | 154 | mA | Pass |
| Iq\_LDO | VCC\_LDO =2V~5.5VIOPSEL\_LV[1:0]=1’b0ILOADSEL\_LV[1:0]=3’b000Iload=0mA | 8 | 13 | 18 | 4.202 | 12.97 | 18.98 | uA | Pass |
| VCC\_LDO =2V~5.5VIOPSEL\_LV[1:0]=1’b1ILOADSEL\_LV[1:0]=3’b000Iload=0mA | 230 | 440 | 620 | 81.36 | 434.94 | 613.375 | Pass |
| Ipd\_LDO | VCC\_LDO =2.0V~5.5VLDO\_EN\_LV=”0” | - | 10 | 1000 | <10 | <10 | 336 | nA | Pass |
| VREG\_LOAD | VCC\_LDO=2V~5.5VILOAD=10mA~100mA | 0 | 15 | 150 | 0 | 13 | 150 | mV | Pass |
| VREG\_LINE | ILOAD=100uAVCC\_LDO=2V~5.5V | 5 | 10 | 35 | 2 | 8 | 23 | mV | Pass |
| VRIPP\_LDO | Load changing from 10mA to 100mA or 100mA to 10mA, transition time is 100nswith 1nF | 120 | 130 | 200 | 104 | 116 | 196 | mV | Pass |
| TOK\_LDO | VCCA\_LDO=2.0V~5.5VIOPSEL\_LV=1’b0CLDO=1nF | 1 | 20 | 250 | 1.01 | 2.8 | 840[1] | uS | Fail |

Note：TYP选取的是TT2常温常压的数据

 [1]: 在低温低压（2.0V，-40℃）条件下测得，并且测试结果包含BGP的启动时间。

测试人签字：

负责人签字：

 (5)IO IP Name: XRN011EFDMCUPAD\_HVA

GPIO（General-purpose input/output）的接脚可以提供使用者由程控自由使用，PIN脚依现实考量可作为通用输入（GPI）或通用输出（GPO）或通用输入与输出（GPIO），如当clk generator，chip select等；GPIO作为端口扩展器，具有低功耗，速度快，驱动能力可选，具有上下拉电阻，ESD能力强等特点。现在超低功耗不仅仅是芯片内部电路的重要指标，IO PAD能实现低功耗管理也显得越来越重要。

本套IO测试情况如下:

# Test Summary

* **GPIOXC32KA\_50\_5T\_XR(Cload=12p)**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Symbol** | **Parameter** | **SPEC** | **Measured** | **Unit** | **Result[1]** |
| **MIN** | **TYP** | **MAX** | **MIN** | **TYP** | **MAX** |
|  | Start up time | - | 1000 | - | - | 225.9 | - | ms | PASS [2] |
|  | Settling time | - | 2000 | - | - | 516.1 | - | ms | PASS [3] |
| DC | Duty cycle | 45 | - | 55 |  | 46.1 | 48.31 | % | PASS **[4]** |
|  | Operating current | - | 180 | - | - | 70 | 580 | nA | PASS |
|  | Power-down current | - | 2 | - | - | ＜10 | 70 | nA | PASS |

* **GPIOXCMFA\_50\_5T\_XR（24M）(Cload=12p)**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Symbol** | **Parameter** | **SPEC** | **Measured** | **Unit** | **Result** |
| **MIN** | **TYP** | **MAX** | **MIN** | **TYP** | **MAX** |
|  | Start up time | - | 1000 | - | - | 383.8 | 1001.1 | us | PASS |
|  | Settling time | - | 2000 | - | - | 667.8 | 1477.6 | us | PASS |
| DC | Duty cycle | 45 | - | 55 | 40.8 | 47.7 | 52.8 | % | Condition PASS**[5]** |
|  | Operating current | - | 120 | - |  | 104.1 | 250.87 | uA | PASS |
|  | Power-down current | - | 3 | - |  | ＜10 | 80 | nA | PASS |

测试人签字：

负责人签字：

**4. 关键指标达成情况**

 **参见IP testreport**，IP各关键指标达成情况如下：

|  |  |  |  |
| --- | --- | --- | --- |
| IP | 参数要求 | 实际达成 | PASS/Fail |
| OSC | 可输出8M/16M/32M/64M Hz等常用频率 | 宽范围输出，可配置含8MHz/16MHz/24MHz/32MHz/48MHz/64MHz等常用频点 | PASS |
| POR | 监测1.5V电压域；功耗＜10uA | 检测core 电压域(1.5V)；典型功耗7uA | PASS |
| BGP | 输出电压0.8V；功耗＜1uA；温度系数＜100ppm. | 输出电压0.8V，可修调；典型功耗<0.6uA;在工作电压范围、温度范围内偏差<10mV,对应温度系数<100ppm | PASS |
| LDO | 输出电压1.5V(可调档位)；最大负载能力300mA；最低功耗＜20uA | 典型电压1.5V，输出1.1~1.9V可调；负载能力>400mA;典型功耗13uA | PASS |
| IO | 全套IO solution；size ＜75um\* 140um；32K crystal driver功耗＜200nA；24M crystal driver 功耗＜150uA；ESD HBM＞4kV。 | 提供全套IO，满足MCU芯片使用需求；Size 73um\*134um;32K Crystal driver典型功耗70nA;24M Crystal driver典型功耗105nA；ESD HBM>4kV | PASS |

如上，交付IP实测参数符合项目要求，满足MCU产品使用需求。

**成都锐成芯微科技股份有限公司**